

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-111651

(43) 公開日 平成7年(1995)4月25日

(51) Int.Cl.⁶

識別記号

庁内整理番号

F I

技術表示箇所

H 0 4 N 7/30

5/92

7/32

H 0 4 N 7/133

Z

7734-5C

5/92

H

審査請求 未請求 請求項の数4 O L (全 10 頁) 最終頁に続く

(21) 出願番号 特願平5-255793

(22) 出願日 平成5年(1993)10月13日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 高橋 将

神奈川県横浜市戸塚区吉田町292番地 株

式会社日立製作所映像メディア研究所内

(72) 発明者 奥 万寿男

神奈川県横浜市戸塚区吉田町292番地 株

式会社日立製作所映像メディア研究所内

(72) 発明者 坪井 幸利

神奈川県横浜市戸塚区吉田町292番地 株

式会社日立製作所映像メディア研究所内

(74) 代理人 弁理士 武 顯次郎

最終頁に続く

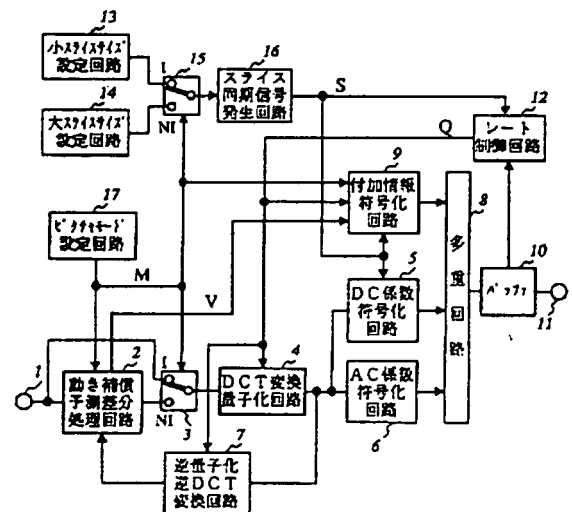
(54) 【発明の名称】 動画像圧縮符号化装置および圧縮動画像記録装置

(57) 【要約】

【目的】 動画像データをフレーム間予測符号化を用いて符号化するに際し、エラーに強く、高速再生にも適したものとする。

【構成】 DCT変換量子化回路4からのDC係数およびAC係数は、夫々DC係数符号化回路5とAC係数符号化回路6において、符号化されるとともに、スライス同期信号発生回路16からのスライス同期信号Sに基づいてスライスに区分されるが、ピクチャモード設定回路17によって入力端子1からのフレームがイントラフレームに設定されると、このときのスライス同期信号Sの周期は入力フレームが非イントラフレームとされたときのスライス同期信号Sの周期の1/2~1/5倍となる。これにより、イントラフレームのスライスサイズは非イントラフレームのスライスサイズの1/2~1/5倍となり、符号化後は、イントラフレームと非イントラフレームのスライスサイズがほぼ等しくなる。

【図1】



【特許請求の範囲】

【請求項 1】 入力される動画データ順次のフレームをフレーム間予測符号化したり、フレーム内符号化したりして該動画データを圧縮符号化するに際し、各フレームを複数の部分画像に分割し、部分画像毎に独立に符号化する動画圧縮符号化装置において、フレーム内符号化するフレームとフレーム間予測符号化するフレームとの該部分画像のサイズを異ならせる手段を設け、

該手段により、該フレーム内符号化するフレームの該部分画像のサイズをフレーム間予測符号化するフレームの該部分画像のサイズより小さくすることを特徴とする動画圧縮符号化装置。

【請求項 2】 請求項 1 において、

前記フレーム内符号化するフレームの部分画像のサイズを前記フレーム間予測符号化するフレームの部分画像のサイズの $1/2 \sim 1/5$ とすることを特徴とする動画圧縮符号化装置。

【請求項 3】 入力される動画データ順次のフレームをフレーム間予測符号化したり、フレーム内符号化したりして該動画データを圧縮符号化するに際し、各フレームを複数の部分画像に分割し、部分画像毎に独立に符号化する動画圧縮符号化装置において、

符号化された該部分画像毎にデータ量を検出する部分画像符号量検出手段と、

該部分画像符号量検出手段の検出出力に応じて制御され、符号化された各部分画像部分データ量が略一定量になるように符号化される前の該部分画像のサイズを設定する部分画像サイズ制御手段とを設けたことを特徴とする動画圧縮符号化装置。

【請求項 4】 順次のフレームがフレーム間予測符号化されたり、あるいはフレーム内符号化されたりし、かかる符号化がフレームを複数の部分画像に分割して該部分画像毎に独立に行なわれることにより、圧縮符号化された動画データを、記録媒体に記録する圧縮動画記録装置において、

フレーム内符号化されたフレームの部分画像の大きさが小さくなるように、圧縮符号化された該動画データを変換して記録用の動画データとする手段を設けたことを特徴とする圧縮動画記録装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、動画データをフレーム間予測を用いて圧縮符号化する動画圧縮符号化装置および圧縮符号化された動画データを記録媒体に記録する圧縮動画記録装置に係り、特に、VTRなどの記録再生装置で記録再生を行なった場合のエラー発生や高速再生による画質劣化を抑圧できるようにした符号化装置および記録装置に関する。

【0002】

【従来の技術】 動画を圧縮する符号化方式について、フレーム間予測符号化を用いた方式の標準化が進められている。これについては、画像電子学会誌第 20 巻第 4 号（1991 年）p.p. 306-316 に詳しく述べられている。この標準化作業は CD-ROM などの蓄積メディアを対象にスタートしたが、通信や放送への応用も考えられている。符号化の要素技術は、動き補償付きのフレーム間予測と DCT（離散コサイン変換）である。

【0003】 フレーム間予測とは、前の再生画像から求めた予測値との差分を符号化するものであるが、ランダムアクセスを実現するために、予測差分をとらずにそのままフレーム内符号化するフレームを所定フレーム数毎に挿入する。以下では、フレーム内符号化するフレームをイントラフレームといい、予測差分を符号化するフレームを非イントラフレームということにする。

【0004】 フレーム間予測符号化する場合、かかるフレームの DCT（離散コサイン変換）が行なわれるが、この DCT は 8×8 画素毎に行なわれる。この 8×8 画素のブロックを 1 DCT ブロックという。また、輝度信号の 2×2 DCT ブロックと 2 つの色差信号の 1 つずつの DCT ブロックとの 6 DCT ブロックが画像の最小単位としてのマクロブロックを構成し、このマクロブロック単位で符号化が行われる。このマクロブロックを構成する DCT ブロック数が輝度信号と色差信号とで異なるのは、輝度成分と色差成分のサンプリングが異なるからである。

【0005】 実際の符号化においては、各マクロブロックの画面上の位置を示すマクロブロックアドレスを符号化するのであるが、このとき、1 つ前のマクロブロックのアドレスとの差分を符号化する。また、フレーム間予測に用いた動きベクトル情報も 1 つ前のマクロブロックとの差分を符号化する。さらに、DCT によって得られた DCT 係数のうち直流成分に関する DC 係数については、例えば輝度信号といった同じ信号の 1 つ前の DCT ブロックとの差分を符号化する。これらの差分処理は、エラーに対する防御のために、複数の連なるマクロブロックからなるスライスと呼ばれる単位の先頭でリセットされる。スライスのサイズは伝送路のエラー状態によって変えられるようになっている。

【0006】

【発明が解決しようとする課題】 しかし、上記従来の技術では、スライスにエラーに対する防御がなされているものの、以下の問題点があった。

【0007】 即ち、一般に、符号化されたイントラフレームの符号量は符号化された非イントラフレームの符号量の 2 倍から 5 倍の間である。従って、イントラフレームと非イントラフレームとでスライスのサイズを同じにしてこれらフレームを符号化した場合、イントラフレームのスライスデータの方が非イントラフレームのスライスデータよりも大きくなる。ここで、スライスデータが

大きいということは、エラーに対する耐性が低いということである。このため、イントラフレームは他のフレームの予測の基準になるものであるが、エラーの波及範囲は広くなり、重要度が高いイントラフレームの方がエラーに対する耐性が低くなってしまふ。上記従来技術では、スライスサイズを任意に選ぶことができるとしているが、イントラフレームと非イントラフレームとのスライスサイズの関係について考慮されてはいなかった。

【0008】また、VTRなどの記録再生装置で符号化された動画像信号を記録媒体に記録再生する場合、符号化されたデータを固定長に区切って同期ブロックを形成し、これを順次記録するようにしている。そして、再生時のエラー訂正処理はこの同期ブロック単位で行なわれ、また、高速再生時には、同期ブロック単位でとびとびにデータが再生される。従って、再生データを効率よく利用するためには、同期ブロックの中に1～2個のスライスが含まれていることが望ましいが、これについても考慮されていなかった。

【0009】本発明の目的は、かかる問題を解消し、エラーに強く、高速再生にも適した動画像圧縮符号化装置および圧縮動画像記録装置を提供することにある。

【0010】

【課題を解決するための手段】上記目的を達成するために、本発明による動画像圧縮符号化装置は、符号化する前のイントラフレームのスライスサイズを符号化する前の非イントラフレームのスライスサイズより小さくするための手段を設ける。特に、イントラフレームのスライスサイズが非イントラフレームのスライスサイズの $1/2 \sim 1/5$ 倍となるようにする。

【0011】また、本発明による動画像圧縮符号化装置は、符号化されたスライスのデータ量を検出する手段と、符号化されたスライスのデータ量がほぼ一定量になるようにその検出出力によって符号化前のスライスサイズを設定する手段とを設ける。

【0012】上記目的を達成するために、本発明による圧縮動画像記録装置は、既にフレーム間予測符号化された動画データを記録する場合、イントラフレームのスライスサイズが小さくなるようにデータストリームを変換する手段を設ける。

【0013】

【作用】同じスライスサイズのイントラフレームと非イントラフレームを符号化した場合、イントラフレームのスライスサイズが非イントラフレームのスライスサイズよりも大きくなり、2～5倍にもなる。本発明では、符号化する前にイントラフレームのスライスサイズを非イントラフレームのスライスサイズより小さく、 $1/2 \sim 1/5$ 倍としているので、これらイントラフレーム、非イントラフレームが符号化されたときには、これらのスライスサイズはほぼ等しくなる。

【0014】符号化前の各フレームのスライスサイズは

可変とされ、常に符号化されたスライスのデータ量が一定量となるように各スライスサイズが設定されるから、符号化後のイントラフレームのスライスサイズと非イントラフレームのスライスサイズとはほぼ等しいものとなる。この場合、符号化前では、イントラフレームのスライスサイズが非イントラフレームのスライスサイズより小さくなっている。

【0015】既にフレーム間予測符号化されている動画像データを記録する場合、符号化されているイントラフレームのスライスサイズが小さくされるため、イントラフレームと非イントラフレームとでスライスサイズをほぼ等しくすることができ、イントラフレームについても、1つの記録同期ブロックに1～2個のスライスを含ませることが可能となる。

【0016】

【実施例】以下、本発明の実施例を図面を用いて説明する。図1は本発明による動画像圧縮符号化装置の一実施例を示すブロック図であって、1は入力端子、2は動き補償予測差分処理回路、3はスイッチ、4はDCT変換量子化回路、5はDC係数符号化回路、6はAC係数符号化回路、7は逆量子化逆DCT変換回路、8は多重回路、9は付加情報符号化回路、10はバッファ、11は出力端子、12はレート制御回路、13は小スライスサイズ設定回路、14は大スライスサイズ設定回路、15はスイッチ、16はスライス同期信号発生回路、17はピクチャモード設定回路である。

【0017】同図において、入力端子1からは画像データがフレーム毎に順次入力される。ピクチャモード設定回路17は、入力端子1からのフレーム毎に、イントラモードか非イントラモードか設定するものであって、その設定モードに応じて動き補償予測差分処理回路2やスイッチ3、15、付加情報符号化回路9などを制御する。

【0018】いま、ピクチャモード設定回路17によってイントラモードが設定されたとすると、スイッチ3、15はI側に閉じ、そのときに入力端子1から入力されるフレームは、イントラフレームとして、直接スイッチ3を介してDCT変換量子化回路4に供給される。また、ピクチャモード設定回路17によって非イントラモードが設定されたとすると、スイッチ3、15はNI側に閉じ、そのときに入力端子1から入力されるフレームは、非イントラフレームとして、動き補償予測差分処理回路2に供給される。この動き補償予測差分処理回路2では、逆DCT変換逆量子化回路7からの参照フレームとの予測差分がとられ、これによる差分データがスイッチ3を介してDCT変換量子化回路4に供給される。

【0019】DCT変換量子化回路4では、入力されたイントラフレームあるいは非イントラフレームのデータが上記のようにDCTブロック単位でDCT処理され、さらに、レート制御回路12からの量子化幅情報Qに基

づいてDCT処理によって得られたDCT係数が量子化される。量子化されたDCT係数のうちのDC係数はDC係数符号化回路5で、また、AC係数はAC係数符号化回路6で夫々符号化される。

【0020】DCT変換量子化回路4から出力されるDCT係数は、また、逆量子化逆DCT変換回路7に供給され、レート制御回路12からの量子化幅情報Qに基づいて逆量子化され、逆DCT変換されて上記参照フレームとしてのものとフレームが再生される。

【0021】一方、小スライスサイズ設定回路13と大スライスサイズ設定回路14は夫々スライスサイズを決める情報を出力しており、ピクチャモード設定回路17がイントラモードを設定しているときには、小スライスサイズ設定回路13からの情報が、また、ピクチャモード設定回路17が非イントラモードを設定しているときには、大スライスサイズ設定回路14からの情報が夫々スイッチ15を介してスライス同期信号発生回路16に供給される。ここで、小スライスサイズ設定回路13からの情報によるスライスサイズは、大スライスサイズ設定回路14からの情報によるスライスサイズよりも小さい。

【0022】スライス同期信号発生回路16からはかかる情報に応じた周期でスライス同期信号Sを発生する。小スライスサイズ設定回路13からの情報によって発生するスライス同期信号Sの周期は、大スライスサイズ設定回路14からの情報によって発生するスライス同期信号Sの周期よりも短い。但し、これらスライス同期信号SはDCT変換量子化回路4から出力されるDC係数と同期し、かつマクロブロックの周期の整数倍の周期である。

【0023】DC係数符号化回路5は、このスライス同期信号Sに同期して量子化されたDC係数を符号化する。ここでは、スライス同期信号Sが供給されたときのDC係数はそのまま符号化されるが、それ以外のDC係数は前のDC係数との差分が符号化される。

【0024】また、付加情報符号化回路9は動き補償予測差分処理回路2で生成された動きベクトル情報Vやピクチャモード設定回路17からのピクチャモード信号M、レート制御回路12からの量子化幅情報Q、スライス同期信号Sなどが供給され、フレームの先頭毎にフレーム同期符号や符号化された付加情報を、また、スライスの先頭毎にスライス同期符号や付加情報を出力する。ここで、フレームの先頭毎の付加情報としてはピクチャモード信号Mによるイントラフレームであるか非イントラフレームであるかを示す情報などであり、また、スライスの先頭毎の付加情報としては、量子化幅情報Qや予測の動き補償に用いた動きベクトル情報Vなどである。

【0025】DC係数符号化回路5やAC係数符号化回路6で符号化されたDCT係数、付加情報符号化回路9の出力は多重回路8に供給されて多重化され、各スライ

スの先頭にスライス同期符号や付加情報が、また、各フレームの先頭にフレーム同期符号や付加情報が夫々付加される。このようにして多重回路8から得られるフレーム間予測符号化された動画データはバッファ10に一旦記憶され、出力端子11から所望の伝送レートで出力される。

【0026】レート制御回路12はバッファ10でのデータ量、つまり書き込みデータ量と読み出しデータ量との差である残留データ量を監視しており、この残留データ量に応じた量子化幅情報Qを生成してDCT変換量子化回路4に供給する。DCT変換量子化回路4では、この量子化幅情報Qに応じた量子化幅が設定され、これによって、バッファ10に供給される動画データのデータ量が定レートになる。レート制御回路12によるバッファ10の残留データ量の監視は、スライス同期信号発生回路16からのスライス同期信号Sにより、スライス単位で行なわれる。従って、DCT変換量子化回路4では、量子化幅の設定はスライス毎に行なわれる。

【0027】以上のように、この実施例では、イントラフレームと非イントラフレームとでスライス同期信号の周期を異ならせることにより、イントラフレームでのスライスサイズが非イントラフレームでのスライスサイズよりも小さくなる。このために、かかるイントラフレームを符号化しても、これによるスライスのデータ量も多くなならない。イントラフレームの符号化後のデータ量は非イントラフレームの符号化後のデータ量の2〜5倍になるから、この実施例において、符号化前のイントラフレームのスライスサイズを非イントラフレームのスライスサイズの1/2〜1/5倍とすることにより、符号化後では、イントラフレームのスライスサイズは非イントラフレームのスライスサイズとほぼ同程度とすることができる。

【0028】図2は符号化前のイントラフレームのスライスサイズを非イントラフレームのスライスサイズの1/3としたときの、イントラフレームと非イントラフレームとのスライスによる分割を示す図であり、同図a)がイントラフレームを、同図b)が非イントラフレームを夫々示している。

【0029】ここでは、各フレームで輝度信号が横720×縦480画素、色差信号が横360×縦240画素としており、マクロブロックは16×16画素(=2×2DCTブロック)からなるから、1フレームは横45×縦30マクロブロックとなる。そこで、非イントラフレームで、図2b)に示すように、45マクロブロックで1スライスを構成するものとする、イントラフレームでは、図2a)に示すように、15マクロブロックで1スライスを構成することになる。

【0030】図3は図2に示したフレームを符号化後のデータストリームの構成を示す図であって、同図a)はイントラフレームのデータストリームを、同図b)は非

イントラフレームのデータストリームを夫々示している。

【0031】図2に示したように各フレームでスライスを設定した場合、イントラフレームの各スライスには15マクロブロック分のデータが含まれ、非イントラフレームの各スライスには45マクロブロック分のデータが含まれるが、元来イントラフレームのデータ量は、符号化されることにより、非イントラフレームのデータ量の2～5倍となるので、符号化された後のイントラフレームと非イントラフレームとの1スライス当りのデータ量は略等しくなる。

【0032】図4は図1における付加情報符号化回路9およびDC係数符号化回路5の一具体例を示すブロック図であって、18はピクチャヘッダ生成回路、19はスライスヘッダ生成回路、20はマクロブロックアドレス発生回路、21はアドレス差分回路、22はスイッチ、23はアドレス可変長符号化回路、24はベクトル差分回路、25はスイッチ、26はベクトル可変長符号化回路、27はDC係数差分回路、28はスイッチ、29はDC係数可変長符号化回路であり、図1に対応する部分には同一符号を付けて重複する説明を省略する。

【0033】同図において、ピクチャモード設定回路17からのピクチャモード信号Mがピクチャヘッダ生成回路18に供給され、フレームの先頭を示すフレーム同期符号やそのフレームがイントラフレームか非イントラフレームかを示すピクチャモード情報などフレーム毎に付加されるピクチャヘッダが生成される。このピクチャヘッダは多重回路8に供給される。また、レート制御回路12からの量子化幅情報Qがスライスヘッダ生成回路19に供給され、スライスの先頭を示すスライス同期符号や量子化幅情報Qなどのスライス毎に付加されるスライスヘッダが生成される。このスライスヘッダは多重回路8に供給される。

【0034】一方、マクロブロックアドレス発生回路20からは、現在符号化されているマクロブロックの画面上での位置を示すマクロブロックアドレスが発生される。スライスの先頭でスライス同期信号発生回路16からスライス同期信号Sが供給されると、スイッチ22が図示する方向に閉じ、マクロブロックアドレス発生回路20から出力されるマクロブロックアドレスがそのままスイッチ22を介してアドレス可変長符号化回路23に供給される。それ以外のときには、スイッチ22は図示とは反対側に閉じる。これにより、マクロブロックアドレス発生回路20から出力されるマクロブロックアドレスがアドレス差分回路21に供給され、1つ前のマクロブロックアドレスとの差が取られることによって得られる差分マクロブロックアドレスが、スイッチ22を介し、アドレス可変長符号化回路23に供給される。このアドレス可変長符号化回路23は供給されたマクロブロックアドレスもしくは差分マクロブロックアドレスを可

変長符号化し、多重回路8に供給する。

【0035】また、動き補償予測差分処理回路2からの動きベクトル情報Vは、一方では、直接スイッチ25に供給され、他方では、ベクトル差分回路24に供給されて1つ前の動きベクトル情報Vとの差が取られる。これによって得られた差分動きベクトル情報はスイッチ25に供給される。スイッチ25は、スライスの先頭でスライス同期信号発生回路16からスライス同期信号Sが供給されるときには、図示する方向に閉じ、動き補償予測差分処理回路2からの動きベクトル情報Vをベクトル可変長符号化回路26に供給する。それ以外のときには、スイッチ25は図示とは逆の方向に閉じ、ベクトル差分回路24からの差分動きベクトル情報をベクトル可変長符号化回路26に供給する。このベクトル可変長符号化回路26は供給された動きベクトル情報Vもしくは差分動きベクトル情報を可変長符号化し、多重回路8に供給する。

【0036】さらに、DCT変換量子化回路4からのDC係数は、一方では、直接スイッチ28に供給され、他方では、DC係数差分回路27に供給されて1つ前のDC係数との差が取られる。これによって得られる差分DC係数はスイッチ28に供給される。スイッチ28は、スライスの先頭でスライス同期信号発生回路16からスライス同期信号Sが供給されるときには、図示する方向に閉じ、DCT変換量子化回路4からのDC係数をDC係数可変長符号化回路29に供給する。それ以外のときには、スイッチ28は図示とは逆の方向に閉じ、DC係数差分回路27からの差分DC係数をDC係数可変長符号化回路29に供給する。DC係数可変長符号化回路29はDC係数もしくは差分DC係数を可変長符号化し、多重回路8に供給する。

【0037】このようにして、マクロブロックアドレスや動きベクトル情報V、DC係数も差分データとして伝送されるため、データ量を小さくすることができるが、さらに、スライス同期信号Sによって切替制御されるスイッチ22、25、28により、スライスの先頭のマクロブロックでこれらの差分処理がリセットされることになる。従って、マクロブロックアドレスや動きベクトル情報V、DC係数でのエラーの波及範囲もスライス内に制限されることになる。

【0038】以上のように、この実施例では、イントラフレームでのスライスサイズを小さくすることにより、イントラフレームでのエラーの波及範囲が狭くなり、動画再生にとって重要なイントラフレームの画質劣化を小さくすることができる。

【0039】この実施例をVTRなどの記録装置に適用した場合、1～2個のスライスが含まれるように同期ブロックを形成することができ、従って、高速再生時の再生データの利用率を向上させ、画質を向上させることができる。

【0040】図5は本発明による動画像圧縮符号化装置の他の実施例を示すブロック図であって、49はスライス符号量検出回路、50はスライスサイズ可変回路であり、図1に対応する部分には同一符号を付けて重複する説明を省略する。

【0041】この実施例は、スライスのデータ量の一定化をより確実にするものである。

【0042】同図において、スライスサイズ可変回路50は図1における小スライスサイズ設定回路13と大スライスサイズ設定回路14とスイッチ15からなる部分に対応するが、スライス同期信号発生回路16から発生されるスライス同期信号Sの周期を連続的に、もしくは多段階に変化させることができるものである。スライス符号量検出回路49は多重回路8の出力信号から符号化されたスライス毎のデータ量を検出するものであって、この検出出力によってスライスサイズ可変回路50を制御する。

【0043】かかる構成において、スライス符号量検出回路49は符号化された後のスライス毎のデータ量を検出し、これが一定量となるように、スライスサイズ可変回路50を制御して符号化前のイントラフレームや非イントラフレームのスライスサイズを変化させる。この場合、当然符号化前のイントラフレームのスライスサイズは非イントラフレームのスライスサイズよりも小さくなっている。

【0044】以上のように、この実施例では、符号化後のスライスのデータ量をほぼ一定にすることができるので、これをVTRなどの記録装置に適用した場合、高速再生時の再生データの利用率を向上させ、画質を向上させることができる。

【0045】図6は本発明による圧縮動画像記録装置の一実施例を示すブロック図であって、30はアンテナ、31はRF復調回路、32はヘッダ追加差分データ置換回路、33はスイッチ、34はマクロブロックカウンタ、35は小サイズスライス同期信号発生回路、36はピクチャモード検出回路、37は記録同期ブロック形成回路、38は記録ヘッドである。

【0046】同図において、アンテナ30からフレーム間予測符号化されたデジタルテレビジョン放送信号が受信され、RF復調回路31でRF復調される。このデジタルテレビジョン放送信号は、符号化前のイントラフレームと非イントラフレームとのスライスサイズが等しいものとする。従って、受信されるデジタルテレビジョン放送信号でのイントラフレームのスライスサイズは、非イントラフレームのスライスサイズよりも大きい。復調された動画像データはピクチャモード検出回路36に供給され、各フレーム毎にそのヘッダからピクチャモード情報が検出され、現在のフレームがイントラフレームか非イントラフレームかを判定してその判定結果を表わすピクチャモード信号Mを出力する。

【0047】現在の受信フレームがイントラフレームである場合には、ピクチャモード信号Mによってスイッチ33はI端子に閉じ、RF復調回路31から出力されるイントラフレームの動画像データがヘッダ追加差分データ置換回路32とスイッチ33を介して記録同期ブロック形成回路37に供給される。また、現在の受信フレームが非イントラフレームである場合には、ピクチャモード信号Mによってスイッチ33はNI端子に閉じ、RF復調回路31から出力される非イントラフレームの動画像データがスイッチ33を介して記録同期ブロック形成回路37に供給される。

【0048】記録同期ブロック形成回路37では、供給された動画像データが同期符号やID符号、誤り訂正用パリティ符号が付加された記録用の同期ブロックに区分されたデータストリームに変換される。このデータストリームがヘッド38に供給されて図示しない記録媒体に記録される。

【0049】一方、RF復調回路31の出力信号はマクロブロックカウンタ34にも供給され、そのマクロブロックがカウントされる。このカウント値に応じて小サイズスライス同期信号発生回路35は非イントラフレームのスライス同期信号と同程度の周期のスライス同期信号Sを生成し、このスライス同期信号Sに同期してヘッダ追加差分データ置換回路32はRF復調回路31からのイントラフレームに新たなヘッダを追加し、さらに、供給されたイントラフレームのデータストリームをこのスライス同期信号Sによる新たなスライスの先頭でマクロブロックアドレスやDC係数の差分処理がリセットされるようなデータストリームに変換する。これにより、イントラフレームと非イントラフレームでスライスサイズがほぼ等しくなる。

【0050】図7は図6でのヘッダ追加差分データ置換回路32の一具体例を示すブロック図であって、39はデータ置換回路、40は量子化幅情報抽出回路、41はスライスヘッダ生成回路、42はアドレス可変長復号化回路、43はアドレス逆差分回路、44はアドレス可変長符号化回路、45はDC係数可変長復号化回路、46はDC係数逆差分回路、47はDC係数可変長符号化回路であり、図6に対応する部分には同一符号を付けて重複する説明を省略する。

【0051】同図において、RF復調回路31から出力される各フレームは量子化幅情報抽出回路40に供給され、各スライスから量子化幅情報Qが抽出される。この量子化幅情報Qはスライスヘッダ生成回路に供給され、新たなスライスヘッダが生成される。

【0052】また、アドレス可変長復号化回路42はRF復調回路31から出力される各フレームのマクロブロック毎に付加されている可変長符号化されたマクロブロックアドレス情報を復号する。このマクロブロックアドレス情報は差分処理が施されているので、アドレス逆差

分回路 43 でもとの値の情報に戻され、アドレス可変長符号化回路 44 で可変長符号化される。

【0053】さらに、RF復調回路 31 から出力される各フレームの DC 係数についても、輝度信号や色差信号のスライス同期信号 S で決まる新たなスライスでの最初の DCT ブロックの可変長符号化された DC 係数が DC 係数可変長復号化回路 45 で復号され、DC 係数逆差分回路 46 でもとの値の DC 係数に変換され、これが DC 係数可変長符号化回路 47 で可変長符号化されて差分をとらない可変長符号とされる。

【0054】スライスヘッダ生成回路 41 から出力されるスライスヘッダやアドレス可変長符号化回路 44 から出力される差分をとらないマロクブロックアドレス情報、DC 係数可変長符号化回路 47 から出力される差分をとらない DC 係数は、RF復調回路 31 からのイントラフレームのデータストリームとともに、データ置換回路 39 に供給される。このデータ置換回路 39 では、小サイズスライス同期信号発生回路 35 からのスライス同期信号 S に同期して、このデータストリーム中にこのスライスヘッダが追加され、また、このデータストリーム中の差分のマロクブロックアドレス情報や DC 係数が差分をとらないこれらの新たなマロクブロックアドレス情報、DC 係数と置換される。

【0055】図 8 は図 6 における記録同期ブロック形成回路 37 で形成された同期ブロックの構成を示す図である。

【0056】同図において、図の中央の領域がデータストリームであり、縦方向のデータの系列に対して外訂正符号が、横方向のデータの系列に対して内訂正符号が夫々付加される。横 1 行のデータで 1 つの同期ブロックを構成し、これに同期符号並びに ID 符号が付加されて順に記録される。

【0057】この実施例では、イントラフレームのスライスサイズを非イントラフレームのスライスサイズの $1/2 \sim 1/5$ 倍に変換することにより、スライスのデータ量を略等しくできるので、図示するように、ほとんどの同期ブロックが 1～2 個のスライスを含むように構成することができる。

【0058】ところで、一般に、このようにして記録したデータを高速再生する場合には、同期ブロック単位でとびとびに再生データが得られる。従って、同期ブロックが 1～2 個のスライスを含むようになっていれば、再生された同期ブロックのほとんどから少なくとも 1 つのスライスが復号できるので、高速再生時の再生データを効率的に利用することができる。

【0059】この実施例によれば、予め大きなスライスサイズで符号化されたデータストリームを記録する場合においても、イントラフレームのデータは小さなスライスサイズのデータに変換して記録するので、エラーによる画質劣化を小さくすることができる。また、記録

の同期ブロックが 1～2 個のスライスデータを含むようにできるので、高速再生時の再生データを効率的に利用し、高速再生画質を向上することができる。

【0060】

【発明の効果】以上説明したように、本発明による動画画像圧縮符号化装置によれば、イントラフレームのスライスサイズを小さくすることにより、エラーによる画質劣化を小さくすることができる。また、特に、イントラフレームのスライスサイズが非イントラフレームのスライスサイズの $1/2 \sim 1/5$ 倍になるようにすることにより、高速再生時の再生データの利用率を向上し、高速再生画質を向上することができる。あるいは、符号化後のスライスのデータ量がほぼ一定になるようにスライスサイズを制御することにより、同様の効果を得ることができる。

【0061】また、本発明による圧縮動画画像記録装置によれば、既に符号化されたデータを記録する場合にも、イントラフレームのスライスサイズが小さくなるようにデータストリームを変換することにより、同様の効果を得ることができる。

【図面の簡単な説明】

【図 1】本発明による動画画像圧縮符号化装置の一実施例を示すブロック図である。

【図 2】図 1 に示した実施例でのフレーム内符号化フレームとフレーム間予測符号化フレームとのスライスを比較して示す図である。

【図 3】図 1 で示した実施例でのフレーム内符号化フレームとフレーム間予測符号化フレームとのデータストリームの構成を示す図である。

【図 4】図 1 における付加情報符号化回路および DC 係数符号化回路の一具体例を示すブロック図である。

【図 5】本発明による動画画像圧縮符号化装置の他の実施例を示すブロック図である。

【図 6】本発明による圧縮動画画像記録装置の一実施例を示すブロック図である。

【図 7】図 6 におけるヘッダ追加差分データ置換回路の一具体例を示すブロック図である。

【図 8】図 6 に示した実施例での記録同期ブロックの構成を示す図である。

【符号の説明】

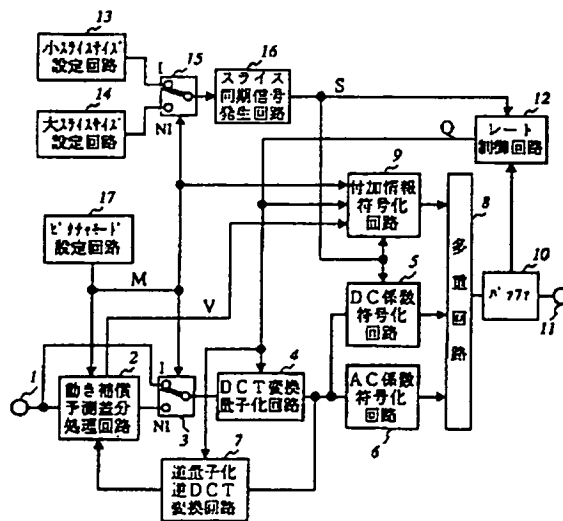
- 1 画像データの入力端子
- 2 動き補償予測差分処理回路
- 3 スイッチ
- 4 DCT 変換量子化回路
- 5 DC 係数符号化回路
- 6 AC 係数符号化回路
- 7 逆量子化逆 DCT 変換回路
- 8 多重回路
- 9 付加情報符号化回路
- 10 バッファ

- 11 符号化データの出力端子
 12 レート制御回路
 13 小スライスサイズ設定回路
 14 大スライスサイズ設定回路
 15 スイッチ
 16 スライス同期信号発生回路
 17 ピクチャモード設定回路
 18 ピクチャヘッダ生成回路
 19 スライスヘッダ生成回路
 30 アンテナ
 31 RF復調回路
 32 ヘッダ追加差分データ置換回路
 33 スイッチ
 34 マクロブロックカウンタ
 35 小サイズスライス同期信号発生回路
 36 ピクチャモード検出回路
 37 記録同期ブロック形成回路
 38 ヘッド
 48 記録同期ブロック
 49 スライス符号量検出回路
 50 スライスサイズ可変回路

【図1】

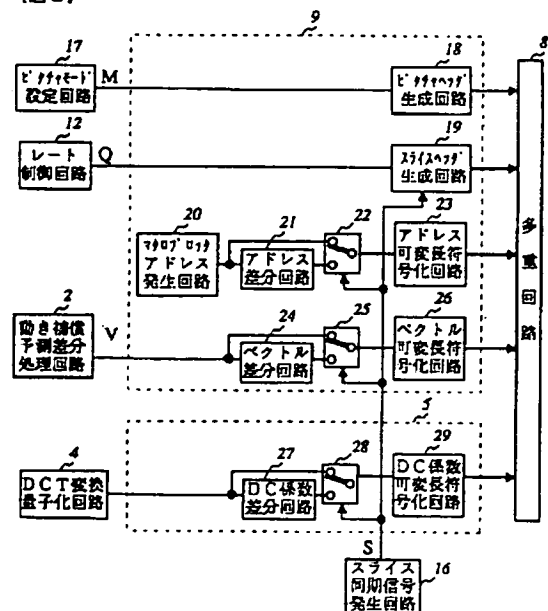
【図2】

【図1】



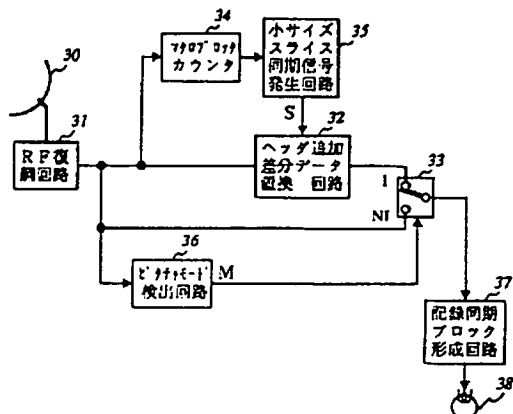
【図6】

【図2】

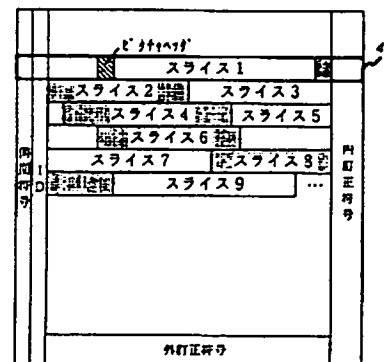


【図6】

【図8】



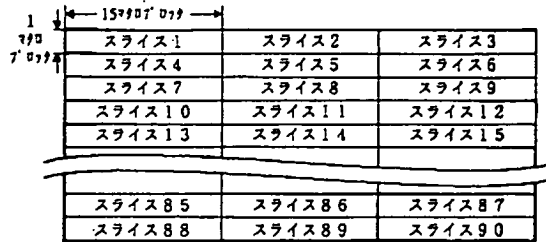
【図8】



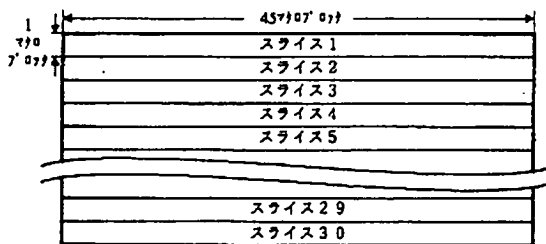
【図3】

【図3】

a) フレーム内符号化フレームスライス分割

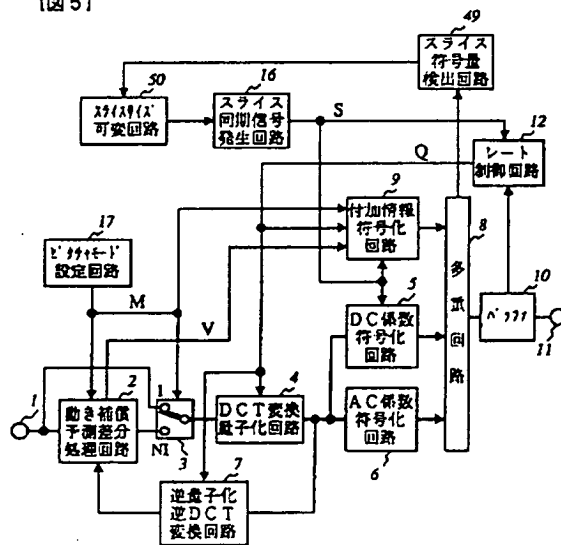


b) フレーム間予測符号化フレームスライス分割



【図5】

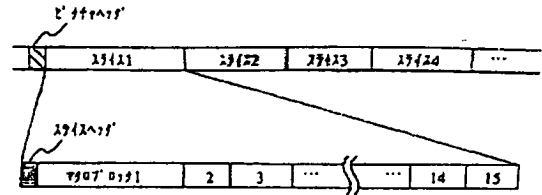
【図5】



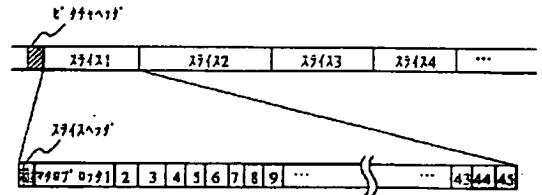
【図4】

【図4】

a) フレーム内符号化フレームデータストリーム

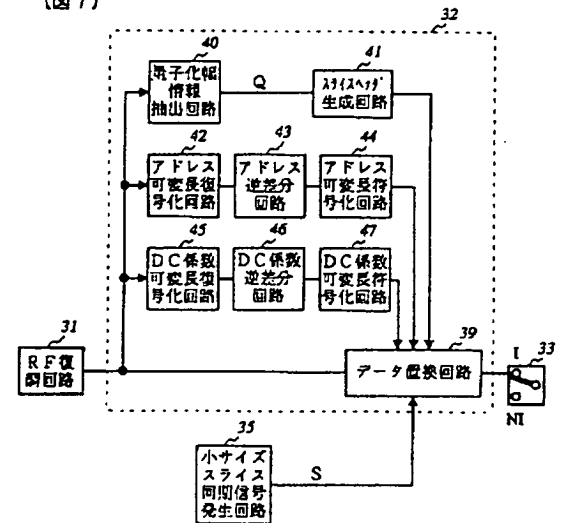


b) フレーム間予測符号化フレームデータストリーム



【図7】

【図7】



フロントページの続き

(51) Int. Cl. 6

識別記号

庁内整理番号

FI

H04N 7/137

技術表示箇所

Z

(72)発明者 築地 伸芳

神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所映像メディア研究所内